



PROGRAMMA EFFETTIVAMENTE SVOLTO

Anno Scolastico 2020 / 2021

Classe/Sede: 3E2(sede ITI)

Docente: Prof. Corradin Fausto

Codocente (ITP): Prof. Pretto Claudio

Materia insegnata: Tecnologie e progettazione di sistemi elettrici ed elettronici

Testi adottati: Corso di tecnologie e progettazione di sistemi elettrici ed elettronici, Fausto Maria Ferri, Editore Hoepli, ISBN 9788820366650

| MODULI E UNITÀ DI APPRENDIMENTO | | |
|--|---|---------------------|
| TITOLO | CONTENUTI DIDATTICI | TEMPI |
| Segnali e sistemi | <ul style="list-style-type: none">• Segnali fisici• Segnali matematici• Gli insiemi finiti, infiniti e numerabili• Funzione: definizione• Grafico di una funzione• Segnali determinati• Sistemi: definizione e classificazione | Settembre |
| Elettronica digitale combinatoria | <ul style="list-style-type: none">• Tabella di verità• Operazioni fondamentali dell'algebra di Boole: somma logica OR, prodotto logico AND, negazione NOT• Esercitazioni: analisi di circuiti digitali combinatori• Buffer• Proprietà, assiomi e teoremi dell'algebra di Boole• Esercitazioni: proprietà, assiomi e teoremi dell'algebra di Boole• Sintesi di circuiti digitali combinatori• Forme canoniche• Esercitazioni: progettazione di circuiti digitali combinatori (sistema di allarme)• Esercitazioni: progettazione di circuiti digitali combinatori (sistema di illuminazione scale)• Canonizzazione di funzioni booleane• Minimizzazione delle funzioni booleane: introduzione• Minimizzazione delle funzioni booleane: minimizzazione algebrica• Minimizzazione delle funzioni booleane: minimizzazione con la mappa di Karnaugh• Esercitazioni: minimizzazione con il metodo della mappa di Karnaugh• Funzioni non completamente definite• Esercitazioni: progettazione di circuiti digitali combinatori non completamente definiti (controllo del livello in una vasca)• Implementazione NAND• Implementazione NOR• Esercitazioni: implementazione NAND delle funzioni logiche | Ottobre/ gennaio |

| | | |
|--|--|--|
| | <ul style="list-style-type: none"> • Esercitazioni: implementazione NAND delle funzioni logiche con sole porte a due ingressi • Esercitazioni: implementazione NOR delle funzioni logiche • Esercitazioni: implementazione NOR delle funzioni logiche con sole porte a due ingressi • Circuiti logici a più livelli • Reti combinatorie a più uscite • Simboli logici IEC/IEEE/ANSI (cenni) <p>ATTIVITA' DI LABORATORIO (esercitazioni)</p> <ul style="list-style-type: none"> • Attrezzatura e tipologie di cavi • La porta logica NOR (DM7402) • La porta logica NAND (DM7400) • La porta logica XOR (DM7486) • La porta logica XNOR (CD74HC7266) • Progettazione e minimizzazione di reti combinatorie con il metodo della mappa di Karnaugh • Progettazione e minimizzazione di reti combinatorie con il metodo della mappa di Karnaugh. Implementazione NAND (CD4011) • Progettazione e minimizzazione di reti combinatorie con il metodo della mappa di Karnaugh. Implementazione NOR (CD4001B) | |
| <p style="text-align: center;">Sistemi di numerazione</p> | <ul style="list-style-type: none"> • La rappresentazione delle informazioni • Dato ed informazione • Il codice • Codifica e decodifica dell'informazione • I sistemi di numerazione • I sistemi addizionali (cenni) • I sistemi posizionali • Il sistema di numerazione decimale (cenni) • Il sistema di numerazione binario • Conversione da sistema binario a decimale • Conversione da sistema decimale a binario • Il sistema di numerazione esadecimale • Conversione da sistema esadecimale a decimale • Conversione da sistema decimale ad esadecimale • Conversione da sistema esadecimale a binario • Conversione da sistema binario ad esadecimale • Il sistema di numerazione ottale • Conversione da sistema ottale a decimale • Conversione da sistema decimale ad ottale • Conversione da sistema ottale a binario • Conversione da sistema binario ad ottale • La rappresentazione dei numeri naturali • Operazioni con i numeri naturali: addizione e sottrazione • La rappresentazione dei numeri interi: modulo e segno • La rappresentazione dei numeri interi: complemento a b • Esercitazioni: rappresentazione dei numeri interi in complemento a b • Operazioni con i numeri interi in complemento a b: addizione • Esercitazioni: addizione con i numeri interi in complemento a b • Operazioni con i numeri interi in complemento a b: sottrazione • Operazioni con i numeri interi in complemento a 2: condizione di overflow • La rappresentazione dei numeri razionali: virgola fissa • Conversione da rappresentazione a virgola fissa in base b a decimale • Conversione da decimale a rappresentazione a virgola fissa in base b | <p style="text-align: center;">Gennaio/ aprile</p> |

| | | |
|--|--|----------------------|
| | <ul style="list-style-type: none"> • La rappresentazione dei numeri razionali in virgola fissa: intervallo di rappresentabilità • La rappresentazione dei numeri reali: rappresentazione in virgola fissa, rappresentazione in virgola mobile (floating point) • La rappresentazione delle informazioni alfanumeriche: codice ASCII, la codifica unicode (cenni) • Altri codici: BCD 8421, BCD 2421, eccesso P | |
| Laboratorio: lezioni teorico/pratiche sugli impianti elettrici | <ul style="list-style-type: none"> • Schemi per impianti elettrici: schema di funzione, schema di installazione, schema in rappresentazione topografica • Enti di normazione e principali normative di settore • Marcatura CE e marchi di qualità • Segni grafici per impianti elettrici civili • Segni grafici per impianti elettrici industriali • Identificazione degli elementi di un impianto: codice di funzione, codice di ubicazione, codice di prodotto • Note per la preparazione di documenti utilizzati in elettrotecnica: dimensione dei disegni, dimensione dei segni grafici e spessore delle linee, orientamento dei segni grafici, rappresentazione dei terminali o morsetti, rappresentazione delle connessioni, linee di connessione, giunzioni delle linee di connessione, identificazione delle linee di connessione, rappresentazione multifilare, rappresentazione unifilare, omissioni di linee, numero di conduttori, esempi di rappresentazione di dispositivi negli schemi unifilari | Febbraio/ aprile |
| Elettronica digitale combinatoria: circuiti MSI | <ul style="list-style-type: none"> • Circuiti combinatori MSI: introduzione • Selettore (multiplexer) • Selettore: realizzazione a porte logiche di un multiplexer • Selettore: multiplexer come generatore di funzioni <p>ATTIVITA' DI LABORATORIO (esercitazioni)</p> <ul style="list-style-type: none"> • Interfacciamento di una tastiera a matrice 4 x 4 • Decoder/driver CD4511 e display a sette segmenti HDSP-5503 • Multiplexer come generatore di funzioni | Maggio |
| Laboratorio: lezioni teorico/pratiche sui dispositivi elettronici passivi | <ul style="list-style-type: none"> • Controllo degli ingressi digitali • Tastiera a matrice n x n | Settembre/ giugno |
| Laboratorio: lezioni teorico/pratiche CAD | <ul style="list-style-type: none"> • Introduzione all'utilizzo di Multisim • Menù principali per la realizzazione dello schematico • Gli strumenti di multisim • Analisi DC • Simulazione di circuiti analogici e digitali | Settembre/ giugno |

Valdagno, 7/6/2021

*Firma degli studenti
rappresentanti di classe*

Arianna Cocco

Firma dei Docenti

Fausto Corradin

Claudio Pretto